

基于 FPGA 高动态 GPS 快速捕获协处理器设计实现

赵慷慨, 汪 峰, 李金海, 刘 玫, 阎跃鹏

(中国科学院 微电子研究所, 北京 100029)

摘 要: 高动态 GPS 接收机中, 扩频信号捕获是系统的关键技术. 由于系统的高动态特性, 使 GPS 信号产生较大的载波多普勒频移和伪码多普勒频移, 加大了信号捕获的难度. 若采用通常的滑动相关捕获, 需要很长的捕获时间; 采用传统的全匹配滤波器结构, 消耗的硬件资源太大. 为提高捕获性能, 分析了一种改进的折叠匹配滤波器并采用相干累加和非相干累加相结合的快速捕获方法, 对 GPS 信号进行码相位的并行捕获, 详细介绍了基于 FPGA 的具体实现.

关键词: GPS; 信号捕获; 匹配滤波器; 相干累加; 非相干累加

中图分类号: TP33

文献标识码: A

文章编号: 1000-7180(2010)02-0038-03

Design of High Dynamic GPS Receiver Co-processor Based on FPGA

ZHAO Kang-kai, WANG Feng, LI Jin-hai, LIU Mei, YAN Yue-peng

(Institute of Microelectronics, Chinese Academy of Sciences, Beijing 100029, China)

Abstract: GPS signal acquisition is the key technology of high dynamic GPS receiver. For the high dynamic property, the signal has great Doppler effect, which makes the acquisition difficult. Under the circumstances, sliding correlation method makes too much time consumption, and it's unbearable; as to the traditional matched-filter, it's too much hardware cost. In this paper, we provide a new acquisition method, which is combining the modified fold-matched-filter with coherent integration and no-coherent integration. Some details in FPGA application were also introduced.

Key words: GPS; acquisition; matched-filter; coherent integration; no-coherent integration

1 引言

众所周知, 全球卫星定位导航系统是重要的战略资源, 而高动态卫星导航技术在现代军事中充当了越来越重要的角色, 国外的高性能战机、先进的导弹等武器都采用了高性能的高动态卫星导航接收机进行制导. 为了限制敌对方将 GPS 系统^[1]用于高动态军事定位服务, 美国禁止可适用于动态高于 515m/s、工作高度高于 18 000m 和加速度大于 6g 的接收机出口.

高动态 GPS 信号捕获策略是高动态 GPS 接收机研制的核心. 只有当系统完成码和载波捕获以后, 才进入精确的码跟踪和载波跟踪状态. 由于 GPS 导航数据是经过直接序列扩频调制及载波调制的扩频信号, 信号发射功率小, 故必须首先对信号进行码

相关解扩. 同时由于接收机载体的高动态性, 多普勒频移范围很大, 因此码捕获须在码相位及频域上以固定间隔进行二维搜索. 使用改进的匹配滤波器捕获算法捕获时间短, 硬件开销相对较小, 对接收信号的信噪比要求低, 更适用高动态的环境. 文中设计的高动态 GPS 接收机快速捕获协处理器便是采用改进的匹配滤波器的捕获算法^[2].

2 基于改进的匹配滤波器捕获协处理器设计

2.1 匹配滤波器相干累加和非相干累加相结合

GPS 中频输入信号为

$$r(nT_s) = AD(nT_s)C(nT_s)\cos(\omega_c nT_s + \phi) + N(nT_s) \quad (1)$$

式中, A 为信号幅度, $D(n)$ 为导航电文, $C(n)$ 为伪码, ω 为载波频率, ϕ 为初始载波相位, $N(n)$ 为随机

噪声. 采样信号 $r(nT_s)$ 分别乘以本地复现载波 $\cos(w_l nT_s)$ 和 $\sin(w_l nT_s)$ 并下采样到 2.046MHz 后, 进入 I/Q 两路匹配滤波器并分别与本地复现伪码信号 $C_l(nT_s)$ 进行解扩^[3]. 则有

$$\begin{aligned} I_i &= \sum_{n=0}^{N_1-1} r(n) \cos(w_l n) C_l(n) \\ &= \sum_{n=0}^{N_1-1} AC(n) \cos(w_c n) \cos(w_l n) C_l(n) + \\ &\quad \sum_{n=0}^{N_1-1} N(n) \cos(w_l n) C_l(n) \\ &= \text{Signal}_{I_i} + \text{Noise}_{I_i} \end{aligned} \quad (2)$$

当本地复现伪码信号与接收信号中的 C/A 码信号对齐时, 则有:

$$\begin{aligned} \text{Signal}_{I_i} &= \sum_{n=0}^{N_1-1} A \cos(w_c n) \cos(w_l n) \\ &\approx \sum_{n=0}^{N_1-1} \frac{A}{2} \cos(w_c n - w_l n) \\ &= \frac{A}{2} \frac{\sin \frac{w_d N_1}{2}}{\sin \frac{w_d}{2}} \sin\left(\frac{w_d (N_1 - 1)}{2}\right) \end{aligned} \quad (3)$$

同理:

$$\text{Signal}_{Q_i} = -\frac{A}{2} \frac{\sin \frac{w_d N_1}{2}}{\sin \frac{w_d}{2}} \sin\left(\frac{w_d (N_1 - 1)}{2}\right) \quad (4)$$

当 GPS 输入信号信噪比很低的时候, 匹配滤波器累加结果可能无法出现峰值. 这时候就需要运用相干累加提高信噪比. 对于 n ms 的相干累加, 其信噪比增益为

$$G_c = 10 \log(n) \quad (5)$$

由于导航电文数据位的跳变, 相干累加的长度

最长可用 10ms. 实际上由式(3) 和式(4) 可以知道: 相干累加长度越长, 相应的频率分辨率越高, 则需要搜索的频点数就越多, 搜索的时间也就变长了.

当相干累加也无法满足信噪比需要时, 还可以引入非相干累加进一步提高信噪比. 由于非相干累加非线性运算的存在, 会引入一定的信噪比损失. 非相干累加信噪比增益为

$$G_i(n) = G_c(n) - L(n) = 10 \log(n) - L(n) \quad (6)$$

式中, $L(n)$ 为非相干累加的损耗.

$$L(n) = 10 \log \left[\frac{1 + \sqrt{1 + 9.2n/D_c(1)}}{1 + \sqrt{1 + 9.2/D_c(1)}} \right] \text{dB} \quad (7)$$

式中, $D_c(1)$ 成为理想测度因子, 与系统要求的虚警概率和发现概率有关.

$$D_c(1) = [\text{erf}^{-1}(1 - 2P_{fa}) - \text{erf}^{-1}(1 - 2P_d)]^2 \quad (8)$$

式中, erf^{-1} 为误差函数的反函数.

在本系统中采用的是相干累加和非相干累加相结合的方式, 即保证了高的检测信噪比, 又兼顾了搜索速度.

2.2 匹配滤波器硬件结构改进

(1) 由于 GPS 信号捕获的匹配滤波器滤波器系数^[4-5]根据本地扩频码为 0 或 1, 可以用简单的异或非逻辑代替乘法, 简化电路.

(2) 由于在码捕获过程中采用的是半码片的步长, 所以匹配滤波器的本地系数中相邻的两个系数是相同的. 可以先将输入数据两两相加再送入匹配滤波器, 这样可以节省 1 023 个寄存器和 1 022 个两位加法器^[6-7].

(3) 由于系统采用 40MHz 的主时钟, 远高于匹配滤波器的 2.046MHz 的工作时钟, 所以可以采用折 16 的匹配滤波器, 减小匹配滤波器加法树的开销. 其具体结构如图 1 所示.

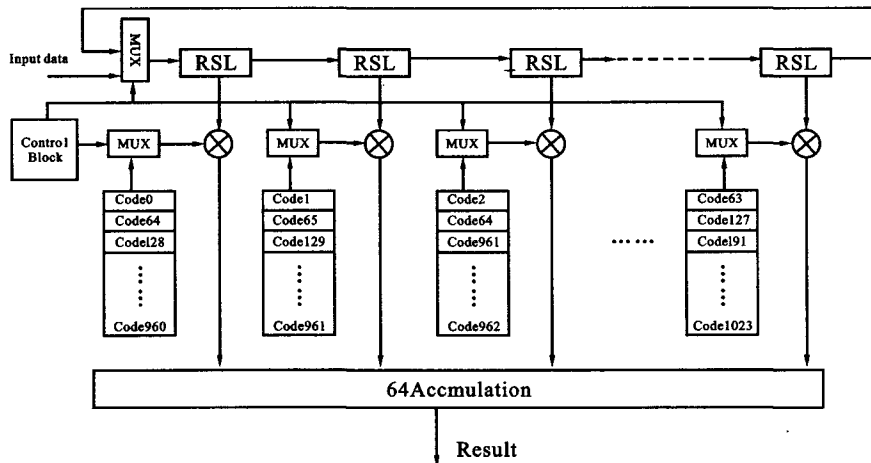


图1 折16匹配滤波器

(4) 在定点量化过程中,匹配滤波器的输入只有 4 种取值 $-2, -1, 1$ 和 2 . 如将其映射成 $0, 1, 2, 3$, 这样匹配滤波器的移位寄存器只需要两位就满足要求,与原来需要三位的寄存器相比,可以再减少 1 023 个寄存单元.

基于对改进匹配滤波器捕获算法的分析,设计出一种比较可行的工程应用方案.图 2 是工程系统框图.

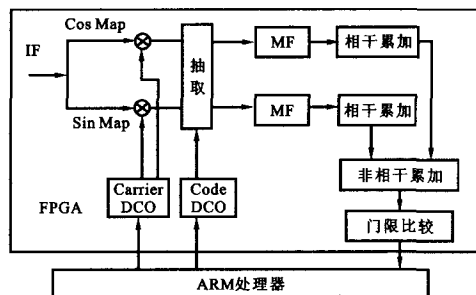


图 2 工程系统框图

由于系统信号处理的规模较大,且要求具有高速、高精度的特点,系统采用 Altera 的 Cyclon2、EP2C70FPGA 芯片.此芯片资源丰富,可实现大规模数据的并行处理,又含有较多的片内 RAM,可方便的实现相干和非相干累加^[8].



图 4 Modelsim 仿真结果

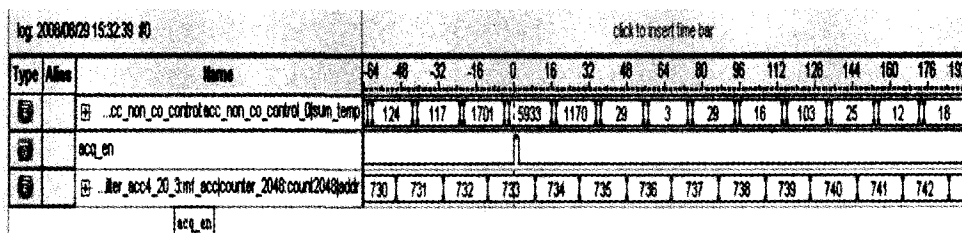


图 5 Quartus 测试结果

4 结束语

文中采用的改进的匹配滤波器结构采用相干累加和非相干累加相结合的方法,弥补了时域滑动相关法花费时间过长和全匹配滤波器法消耗硬件资源太大的不足,以快的处理速率实现了高动态环境下 GPS 弱信号的快速捕获,大大地节约了硬件资源,完全满足高实时性导航定位系统的要求.对高动态 GPS 接收机的实现起着重要的作用.

3 仿真及测试结果

3.1 仿真结果

采用东方联星公司 NS600 卫星导航模拟器产生的数据,其动态速度达到 2 000m/s. 图 3 是算法的 Matlab 仿真结果.

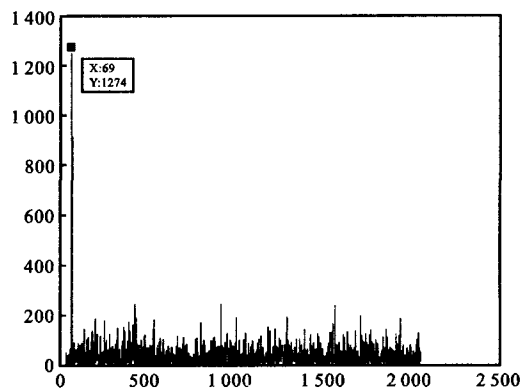


图 3 Matlab 仿真结果

图 4 是采用相同的数据使用 Modelsim 仿真的结果.

3.2 测试结果

图 5 是采用 Quartus 中 Signaltap 抓图的捕获结果.

参考文献:

- [1] Elliot D Kaplan. Understanding GPS: principles and applications[M]. Norwood: Artech House Publisher, 1996.
- [2] Polydoros A, Weber C. A unified approach to serial search spread-spectrum code acquisition - Part II: a matched-filter receiver[J]. IEEE Transactions on Communications, 1984(5):550-560.

(下转第 44 页)

和图 8(b)所示. 当转动惯量发生较大突变时, 在受参数限制的位流 PI 控制器的控制下, 系统有较大的超调, 调节时间也较长, 而文中 PID 控制器的控制效果则好的多.

5 结束语

文中首次提出了位流 PID 控制器, 并将其应用于闭环电机的速度控制. 所提的位流 PID 控制器具有如下优点: 避免了 D/A 转换器和 PWM 逻辑单元, 尽量少用多位乘法器和加法器, 从而节约了硬件资源. 对所提的控制系统进行了仿真, 仿真结果与理论一致, 说明方案可行.

参考文献:

- [1] Karray F, Gueaieb W, Al - Sharhan S. The hierarchical expert tuning of PID controllers using tools of soft computing[J]. IEEE Trans, 2002, 32(1): 77 - 90.
- [2] Tang K S, Kim Fung Man, Guanrong Chen, et al. An optimal fuzzy PID controller[J]. IEEE Trans, 2001, 48(4): 1 - 8.
- [3] Betin F, Pinchon D, Capolin C A. A time - varying sliding surface for robust position control of a DC motor drive[J]. IEEE Trans, 2002, 49(2): 47 - 52.
- [4] 唐圣学, 何怡刚. 位流信号处理及应用[J]. 中国电机工程学报, 2007, 27(27): 68 - 72.
- [5] Wu X, Goodall R M. One - bit processing for digital control[J]. IEE Proc - Control Theory Appl, 2005, 152(4): 403 - 410.
- [6] 褚子乔, 王东辉, 侯朝焕. 高性能连续时间 Sigma - Delta 调制器系统级设计[J]. 微电子学与计算机, 2008, 25(8): 45 - 47.
- [7] Fujisaka H, Kurata R, Sakamoto M, et al. Bit - stream signal processing and its application to communication systems[J]. IEE Proc. - Circuits Devices Syst., 2002, 149(3): 159 - 166.
- [8] David A, Johns, David M L. Design and analysis of delta - sigma based IIR filters[J]. IEEE Transactions on Circuits and Systems - II: Analog and Digital Signal Processing, 1993, 40(4): 233 - 240.
- [9] 李罗, 洪纛. 一种高性能的 $\Sigma - \Delta$ A/D 转换器的设计[J]. 微电子学与计算机, 2005, 22(1): 136 - 139.

作者简介:

谭子尤 男, (1976 -), 硕士, 讲师. 研究方向为高性能有源滤波器设计.

唐圣学 男, (1976 -), 博士, 副教授. 研究方向为集成电力电子器件.

(上接第 40 页)

- [3] James Bao Yen Tsui. Fundamentals of global positioning system receivers: a software approach[M]. 2nd ed. Hoboken, New Jersey: John Wiley & Sons, 2005.
- [4] 陈鹤, 靳定蓉. 高动态扩频接收机中数字匹配滤波器的 FPGA 设计[J]. 通信与计算机, 2006(5): 85 - 87.
- [5] 沈业兵. 数字匹配滤波器的递归折叠实现[J]. 北京理工大学学报, 2006(8): 730 - 733.
- [6] 邹琼. 直扩系统折叠匹配滤波器设计[J]. 电子测量技术, 2006(2): 33 - 35.
- [7] 周平. 扩频数字接收机匹配滤波器的设计与实现[J]. 微电子学与计算机, 2004, 21(9): 158 - 161.
- [8] 邢富领. 基于软件无线电的短波 OFDM - CDMA 通信系统的研制[J]. 微电子学与计算机, 2007, 24(2): 164 - 166.

作者简介:

赵慷慨 男, 硕士. 研究方向为 GPS 导航接收机.